

## PROGRAMA DE CURSO

Código		Nombre		
CC4301		<b>Arquitectura de Computadores</b>		
Nombre en Inglés				
Computer Architecture				
SCT	Unidades Docentes	Horas de Cátedra	Horas Docencia Auxiliar	Horas de Trabajo Personal
6	10	3	1,5	5,5
Requisitos			Carácter del Curso	
CC3301 Programación de Software de Sistema			Obligatorio para Licenciatura en Computación.	
Resultados de Aprendizaje				
<p>Al término del curso, el alumno demuestra que diseña circuitos digitales, a base de sus propios circuitos y circuitos estándar. Identifica y escribe código ensamblador x86, lee código ensamblador SPARC. Explica el funcionamiento de un chip de memoria y una CPU moderna. Y comprende el funcionamiento de los dispositivos de Entrada/Salida e interfaces de comunicación.</p>				

Metodología Docente	Evaluación General
<p>Clases expositivas y tareas individuales de diseño de hardware, y de programación a bajo nivel.</p>	<p>La evaluación se basa en 3 controles y un examen más 3 o más tareas.</p> <p>Se sigue la ponderación que se plantea a continuación:</p> $NC = (C1+C2+C3)/3*60\% + Ex*40\%$ $NT = (NT1+NT2+...+NTn)/n$ $NF = 0,7*NC + 0,3*NT$

## Unidades Temáticas

Número	Nombre de la Unidad	Duración en Semanas	
1	Métodos de diseño de circuitos digitales	4	
Contenidos	Resultados de Aprendizajes de la Unidad	Referencias a la Bibliografía	
<p><b>Circuitos combinacionales:</b> álgebra de Boole, tablas de verdad, fórmula algebraica, teorema de Shannon, mapas de Karnaugh, funciones incompletamente especificadas. Ejemplo: sumador.</p> <p><b>Circuitos secuenciales:</b> diagramas de tiempo, flip-flops, circuitos síncronos, circuitos semi-síncronos, diagramas de estado, tiempos de retardo.</p> <p><b>Implementación de flip-flops:</b> flip/flops R/S, latch y data.</p> <p><b>Diseño modular de circuitos:</b> diseño en paralelo, en serie y en cascada. Ejemplos: registros, decodificadores, multiplexores, multiplicadores.</p>	<p>Al término de la unidad se espera que el alumno:</p> <ul style="list-style-type: none"> <li>- Diseñe circuitos combinacionales y secuenciales sencillos. Diseña circuitos complejos usando diseño modular.</li> </ul>		

Número	Nombre de la Unidad	Duración en Semanas	
2	Arquitectura lógica de un computador.	3	
Contenidos	Resultados de Aprendizajes de la Unidad	Referencias a la Bibliografía	
<p><b>Representación binaria</b> de enteros sin signo y con signo, aritmética binaria sin signo y con signo, conversión entre palabras de distinto tamaño.</p> <p><b>Arquitecturas CISC:</b> conjunto de instrucciones de x86.</p> <p><b>Arquitecturas RISC:</b> conjunto de instrucciones de Sparc.</p>	<p>Al término de la unidad se espera que el alumno:</p> <ul style="list-style-type: none"> <li>- Utilice la representación binaria de enteros. Lee y escribe código ensamblador x86, lee código ensamblador SPARC.</li> </ul>		

Número	Nombre de la Unidad	Duración en Semanas	
3	Arquitectura física de un Computador.	3	
Contenidos	Resultados de Aprendizajes de la Unidad	Referencias a la Bibliografía	
<p><b>La memoria:</b> memoria estática (SRAM), memoria dinámica (DRAM, SDRAM, DDR-SDRAM), memoria ROM, memoria FLASH, el controlador de memoria.</p> <p><b>La CPU:</b> ALU, Unidad de Control, Banco de registros, Interfaz con el bus.</p>	<p>Al término de la unidad se espera que el alumno:</p> <ul style="list-style-type: none"> <li>- Comprenda el funcionamiento de un chip de memoria y una CPU sencilla.</li> </ul>		

Número	Nombre de la Unidad	Duración en Semanas	
4	Entrada/Salida	2	
Contenidos	Resultados de Aprendizajes de la Unidad	Referencias a la Bibliografía	
<p><b>E/S mapeada en memoria:</b> botones e indicadores luminosos, <i>busy-waiting</i>, visor de calculadora, controladores de E/S.</p> <p><b>Interfaces de comunicación:</b> puertas paralelas, puertas seriales.</p> <p><b>Mecanismos avanzados de E/S:</b> interrupciones, canales DMA.</p>	<p>Al término de la unidad se espera que el alumno:</p> <ul style="list-style-type: none"> <li>- comprenda el funcionamiento de los dispositivos de Entrada/Salida e interfaces de comunicación.</li> </ul>		

Número	Nombre de la Unidad	Duración en Semanas	
5	Arquitecturas Avanzadas	3	
Contenidos	Resultados de Aprendizajes de la Unidad	Referencias a la Bibliografía	
<p><b>Memoria cache:</b> implementación, grados de asociatividad, políticas de escritura <i>write through</i> y <i>write back</i>.</p> <p><b>Jerarquías de memoria y jerarquías de buses.</b></p> <p><b>Arquitecturas en pipeline:</b> <i>register bypassing</i>, <i>register scoreboarding</i>, <i>branch prediction</i>.</p>	<p>Al término de la unidad se espera que el alumno:</p> <ul style="list-style-type: none"> <li>- Comprenda las optimizaciones más avanzadas de un procesador moderno y su impacto en la velocidad para ejecutar las instrucciones.</li> </ul>		

<p><b>Arquitecturas superescalares:</b> dependencias entre instrucciones.</p> <p><b>Ejecución fuera de orden:</b> ejecución especulativa, <i>register renaming</i>.</p>		
---	--	--

Bibliografía
<p>El curso es autocontenido y no requiere bibliografía de apoyo si se asiste a clases. A aquellos que deseen profundizar más sobre las materias vistas en este curso se les recomiendan los siguientes libros.</p> <ul style="list-style-type: none"> <li>• M. Morris Mano, "Digital Design", Prentice Hall, 1984, código B.7.1 MANO84.</li> <li>• William Stallings, "Computer Organization and Architecture", Prentice Hall.</li> <li>• David A. Patterson and John L. Hennessy, "Computer Organization and Design: The Hardware/Software Interface", Isbn 1-55860-281-X, 1993.</li> <li>• Stephen A. Ward, Robert Halstead Jr., "Computer Structures", Mc Graw Hill 1990, código B.1 WARD90.</li> <li>• Andrew S. Tanenbaum, "Structured Computer Organization", Prentice Hall International 1990, código C.1 TANE90.</li> </ul>

Vigencia desde:	Marzo 2010
Elaborado por:	Johan Fabry – Luis Mateu
Revisado por:	ADD (noviembre 2009)